

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

LIQUID CRYSTAL PANEL DRIVING METHOD

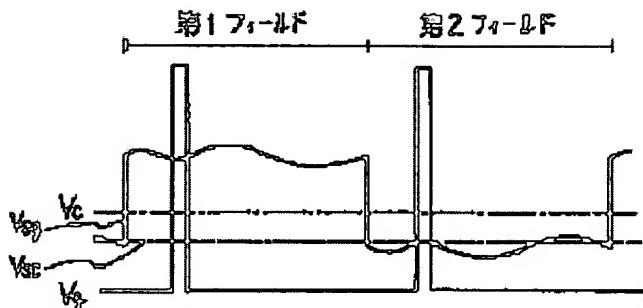
COPY

Patent number: JP5119742
Publication date: 1993-05-18
Inventor: MORIYAMA HIROAKI
Applicant: NEC CORP
Classification:
 - international: G09G3/36; G02F1/133
 - european:
Application number: JP19910279364 19911025
Priority number(s):

Abstract of JP5119742

PURPOSE: To control the brightness of a defective cell whose storage capacitor part short-circuits and make it inconspicuous by applying a storage capacitor electrode with an offset voltage which is larger than a common potential by the threshold voltage of a liquid crystal material.

CONSTITUTION: If a display electrode and the lower electrode of the storage capacitor short-circuit, the liquid crystal is applied with the offset voltage of a storage capacitor electrode potential V_{sc} from the common potential V_c as a DC voltage at all times. This voltage V_{lc} applied to the liquid crystal is $V_c - V_s$. For the purpose, this V_{lc} is controlled to vary the transmitted light intensity of the display cell whose storage capacitor part short-circuits, so that the brightness can optionally be controlled. The common potential V_c and storage capacitor potential V_{sc} are so related that $V_c < V_{sc}$, namely, that the voltage V_{lc} applied to the liquid crystal as the positive offset voltage is $V_c - V_{sc}$, and the absolute value of the voltage applied to the liquid crystal is equal, so the brightness of the defective cell is controllable and the same effect is obtained.



COPY

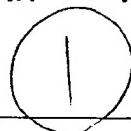
(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-119742

(43)公開日 平成5年(1993)5月18日



(51)Int.Cl⁸

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

庁内整理番号

F I

技術表示箇所

7926-5G

7820-2K

5 5 0

5 7 5

7820-2K

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号

特願平3-279364

(22)出願日

平成3年(1991)10月25日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 森山 浩明

東京都港区芝五丁目7番1号日本電気株式
会社内

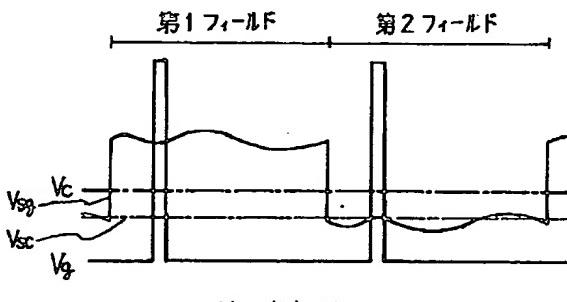
(74)代理人 弁理士 内原 晋

(54)【発明の名称】 液晶パネル駆動方法

(57)【要約】

【目的】蓄積コンデンサ部の短絡による欠陥画素の表示を目立たなくする。

【構成】共通電位 V_c に対して、液晶のしきい値電圧以上のオフセット電圧を加えて蓄積コンデンサ電極に V_{sg} として印加する。蓄積コンデンサ部で短絡が発生した画素にはオフセット電圧が直流電圧として常時印加される。オフセット電圧を変化させることで、短絡欠陥画素の明るさを制御する。



V_g : 走査パルス

V_{sg} : 信号線電位

V_c : 共通電位

V_{sc} : 蓄積コンデンサ電極電位

【特許請求の範囲】

【請求項1】 2枚の基板間に液晶材が充填され、その一方の基板の内面に走査線と信号線とスイッチ素子が形成され、マトリクス状に配置された各々の前記スイッチ素子にはそれぞれ表示電極が接続され、前記表示電極に対して絶縁膜を介して蓄積コンデンサ電極を配置し、前記表示電極と前記蓄積コンデンサ電極とで電荷蓄積コンデンサが形成され、他方の基板には対向電極が形成されたアクティブマトリクス型液晶パネルにおいて、前記対向電極に印加する共通電位に対して前記液晶材の閾値電圧以上の正または負のオフセット電圧を加えて前記蓄積コンデンサ電極に印加することを特徴とする液晶パネルの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス型液晶パネルの駆動方法に関するものである。

【0002】

【従来の技術】アクティブマトリクス型液晶パネルにはマトリクス状に配置するスイッチ素子として薄膜電界効果型トランジスタ、薄膜ダイオード等が使用される。スイッチ素子として薄膜電界効果型トランジスタを用いて液晶を動作させる場合の従来の駆動波形を図3に示す。また、液晶パネルにおいて、下層の配線に走査線を配置した場合の表示セル部分のパターンを図4に示す。図4の(a)は平面図、(b)はA-A'間の断面図である。さらに、1表示セルの等価回路を図5に示す。

【0003】図3においてV_gは走査パルス、V_{s g}は信号線電位、V_cは共通電位、V_{s c}は蓄積コンデンサ電極電位で、V_c及びV_{s c}は同一電位である。図4においては走査線、2は信号線、3は表示電極、4は薄膜電界効果型トランジスタ(形成部)、5は蓄積コンデンサ用下部電極、7はガラス基板、8は蓄積コンデンサ用絶縁膜である。なお、表示電極3は蓄積コンデンサ用上部電極を兼ねている。また、9は液晶、10は表示電極3に対して液晶9を介して配置された対向電極である。

【0004】図5において11は2枚の基板間に形成される1表示セルの液晶コンデンサ、12は1表示セルの液晶の内部抵抗、13は蓄積コンデンサで、配線及び薄膜電界効果型トランジスタ等が形成された一方の基板と同一の基板状に形成されている。4は薄膜電界効果型トランジスタである。実際の液晶パネルでは、図5の等価回路がマトリクス状に配置されている。

【0005】図3及び図5を用いて液晶パネルの動作を説明する。まず映像信号の第1フィールドにおいては、各表示セルの輝度に対応する信号電圧が信号線電位V_{s g}として信号線2より供給され、薄膜トランジスタ4のゲートに接続された走査線1に走査パルスV_gが入力されると薄膜トランジスタ4がオンし、信号線電位V_{s g}が液晶コンデンサ11に書き込まれる。この場合、液晶

に印加される電位は共通電位V_cに対して高いとする。走査パルスV_gがオフし薄膜電界効果型トランジスタ4がオフすると、書き込まれた電圧は理想的には次の第2フィールドで電圧が書き込まれるまで保持される。薄膜電界効果型トランジスタ4のゲート・ソース間の寄生容量による液晶電位の変動を考慮して、予め共通電位V_cは信号線電位V_{s g}の振幅の中心値よりも下げる。映像信号の第2フィールドでは、第1フィールドと同様に信号線2に供給された信号線電位V_{s g}は走査線1に走査パルスV_gが入力されると薄膜電界効果型トランジスタ4を通して液晶コンデンサ11に書き込まれる。なお、第2フィールドでは、液晶に印加される電位は共通電位V_cに対して低いとする。薄膜電界効果型トランジスタ4がオフすると、書き込まれた電圧は次のフィールドで電圧が書き込まれるまで保持される。このように液晶セル自身をコンデンサとして利用して表示セルに電圧を印加、駆動し、透過光強度を変調して画像を表示する。図6に表示セルに印加される電圧V_{1c}を示す。15は書き込んだ電圧が次に書き込まれるまで保持され理想的な状態である。

【0006】しかしながら、液晶の比抵抗は無限大ではなく、ある有限の値を示す。したがって、表示セルに印加される電圧V_{1c}は理想的な状態からはずれて、図6中の17で示すように、書き込まれた電圧は液晶の内部抵抗R_{1c}(図5)を通して放電し、低下する。その放電は薄膜トランジスタ4のオフ抵抗が十分高いとすると、液晶コンデンサ11の容量C_{1c}と液晶の抵抗R_{1c}との積で決まる。この問題を解決するために、図5に示すように表示セルの液晶コンデンサ11に並列に蓄積コンデンサ13を附加することにより、放電時定数を大きくする。この場合には図6の16に示すように自己放電による表示セル印加電圧V_{1c}の低下の割合を少なくすることができる。蓄積コンデンサは、具体的には図4に示すように透明金属で形成された表示電極3に対して絶縁膜8を介して蓄積コンデンサ下部電極5を配置することにより構成される。なお、透明金属の材料としては一般的にはインジウム、錫の酸化物(Indium Tin Oxide; ITO)が用いられる。

【0007】

【発明が解決しようとする課題】図5に示す1表示セルの回路の放電時定数を増加させるためには、より大きな蓄積コンデンサを附加するすることが望ましい。より大きな容量の蓄積コンデンサ形成するためには、図4において蓄積コンデンサ下部電極の面積を広くする必要がある。さて、薄膜電界効果型トランジスタの形成プロセスの中で、特に絶縁膜8にゴミがある場合やピンホールが発生した場合などには表示電極3と蓄積コンデンサ下部電極5とが短絡する。短絡の割合は、表示電極3と蓄積コンデンサ下部電極5の重なり面積が大きいほど、すなわち蓄積コンデンサの容量値が大きいほど発生しやす

い。短絡した場合には表示電極3、蓄積コンデンサ下部電極5及び共通電極の電位 V_c がすべて同一電位となるために、液晶に印加される電圧 V_{1c} は0となる。したがって、蓄積コンデンサ部で短絡が発生した表示セルは、偏光フィルムをノーマリオープンモードで使用した場合は常時明表示となり、ノーマリクローズモードで使用した場合は常時暗表示となり、表示画像の品質を著しく低下させていた。

【0008】本発明は、常時明またはオン表示の欠陥画素を目だたなくする駆動方法を提供することを目的としている。

【0009】

【課題を解決するための手段】本発明は、2枚の基板間に液晶材が充填され、その一方の基板の内面に走査線と信号線とが直交して形成され、これら走査線と信号線との各交叉点近傍にそれぞれスイッチ素子が形成され、各々の前記スイッチ素子には表示電極が接続され、前記表示電極に対して絶縁膜を介して蓄積コンデンサ電極を配置し前記表示電極と前記蓄積コンデンサ電極とで電荷蓄積コンデンサが形成され、他方の基板には全面に対向電極が形成されたアクティブマトリクス型液晶パネルにおいて、前記対向電極に印加する共通電位に対して前記液晶材の閾値電圧以上の正または負のオフセット電圧を加えて前記蓄積コンデンサ電極に印加する駆動方法を特徴としている。

【0010】

【作用】図1は、本発明によるアクティブマトリクス型液晶パネルの駆動方法である。図4(b)に示す蓄積コンデンサ部において表示電極3と蓄積コンデンサ下部電極5とが短絡した場合、表示電極3には蓄積コンデンサ下部電極5に印加される電圧 V_{sc} とするので、液晶に印加される電圧 V_{1c} は、

$$V_{1c} = V_c - V_{sc} \quad \dots (1)$$

となる。したがって、オフセット電圧を制御することにより、蓄積コンデンサ部で短絡した欠陥画素の透明光強度を任意に制御できる。

【0011】

【実施例】図1は、本発明によるアクティブマトリクス型液晶パネルの駆動方法の一実施例を示す波形図であって、 V_g は走査パルス、 V_{sg} は信号線電位、 V_c は共通電位、 V_{sc} は蓄積コンデンサ電極電位である。液晶パネルに印加する電圧の極性を映像信号の1フィールド毎に変化させる、フィールド反転駆動の例であり、共通電位 V_c は直流電位としている。また、1表示セルの等価回路を図5に示す。図5において、1は走査線、2は信号線、4は薄膜電界効果型トランジスタ、11は2枚の基板間に形成される1表示セルの液晶コンデンサ、12は1表示セルの液晶の内部抵抗、13は蓄積コンデンサである。実際の液晶パネルでは、図5の等価回路がマトリクス状に配置されている。

【0012】図1及ぶ図5を用いて本発明による液晶パネルの動作を説明する。本実施例においては $V_c > V_{sc}$ 、すなわち負のオフセット電圧とする。まず蓄積コンデンサ13での短絡の無い正常な表示セルにおいては、映像信号の第1フィールド期間で、各表示セルの輝度に対応する信号電圧が信号線電位 V_{sg} として信号線2より供給され、薄膜トランジスタ4のゲートに接続された走査線1に走査パルス V_g が入力されると薄膜トランジスタ4がオンし、信号線電位 V_{sg} が液晶コンデンサ11に書き込まれる。第1フィールドでは、液晶に印加される電位は共通電位 V_c に対して高いとする。 $V_c > V_{sc}$ であるので、蓄積コンデンサ13には $V_c - V_{sc}$ 分の電圧に対する余分の電荷が蓄積されるが、液晶コンデンサ11に蓄積される電荷量は従来と同一であり、また回路の時定数も同一なので液晶に印加される電圧の過渡応答特性も同一となり、正常な表示セルにおいては従来の駆動方法と全く同様な表示となる。

【0013】走査パルス V_g がオフし薄膜電界効果型トランジスタ4がオフすると、書き込まれた電圧は次の第2フィールドで電圧が書き込まれるまで保持される。薄膜電界効果型トランジスタ4のゲート・ソース間の寄生容量による液晶電位の変動を考慮して、予め共通電位 V_c は信号線電位 V_{sg} の振幅中心値よりも下げてある。

【0014】映像信号の第2フィールドでは、第1フィールドと同様に信号線2に供給された信号線電位 V_{sg} は走査線1に走査パルス V_g が入力されると薄膜電界効果型トランジスタ4を通して液晶コンデンサ11に書き込まれる(実際には放電)。なお、第2フィールドでは、液晶に印加される電位は共通電位 V_c には対して低いとする。第2フィールドにおいては $V_c > V_{sc}$ であるので、蓄積コンデンサ13には $V_c - V_{sc}$ の分だけ少ない電荷が蓄積されるが、第1フィールドと同様に液晶コンデンサ11に蓄積される電荷量は従来と同一であり、また回路の時定数も同一なので液晶に印加される電圧の過渡応答特性も同一となり、正常な表示セルにおいては従来の駆動方法と全く同様な動作をする。

【0015】薄膜電界効果型トランジスタ4がオフすると、書き込まれた電圧は次のフィールドで電圧が書き込まれるまで保持される。このように正常な画素においては従来と同様の表示ができる。

【0016】一方、蓄積コンデンサ部13において短絡が発生した場合には、液晶には共通電位 V_c に対する蓄積コンデンサ電極電位 V_{sc} のオフセット電圧分が直流電圧として常時印加される。液晶に印加される電圧 V_{1c} は、

$$V_{1c} = V_c - V_{sc} \quad \dots (1)$$

である。薄膜電界効果型トランジスタ4がオンした状態でも、オン抵抗は約1MΩ以上なので、液晶には常時(1)式で示される直流電圧が印加される。したがって、この V_{1c} を制御することにより、蓄積コンデンサ

13において短絡が発生した表示セルの透過光強度を変化させている。

【0017】実際の液晶パネルにノーマリオーブンモードで偏光フィルムをセットして、本発明による駆動方法を実施した。蓄積コンデンサ部で短絡が発生した表示セルは従来の駆動方法によれば、明欠陥表示となって非常に目立ち、画像の表示品質を著しく低下していた。しかし、本発明の駆動方法によれば欠陥セルの明るさを任意に制御できるので、目立たなくすることができた。具体的には、閾値電圧が約1.5Vの液晶に対して、 V_{1c} として約2.5V以上印加すると欠陥セルの明るさが20~30%以下になり目立たなくなつた。完全に暗表示とする場合にはさらに高い電圧を加えればよい。

【0018】図2に、本発明による他の実施例を示す。液晶パネルに印加する電圧の極性を1フィールド毎に反転するフィールド反転駆動であるが、信号線電位 V_{sg} の振幅を抑えるために共通電位 V_c を信号線電位 V_{sg} とは逆位相で振幅させている。この場合にも、共通電位 V_c に対してオフセットを加えた電圧を蓄積コンデンサ電極電位 V_{sc} とすると、蓄積コンデンサ部で短絡が発生した表示セルの液晶に印加される電圧 V_{1c} は、同様に、

$$V_{1c} = V_c - V_{sc} \quad \dots (1)$$

で示され、同様の効果が得られる。

【0019】また、本発明の実施例では、液晶パネルに印加する電圧の極性を1フィールド毎に反転するフィールド反転駆動の例を述べたが、液晶パネルに印加する電圧の極性を1走査線毎に反転する1Hライン反転駆動や、1信号線毎に反転する1Vライン反転駆動、さらに1H反転駆動と1Vライン反転駆動とを組み合わせた駆動方法など他の駆動方法においても、共通電位 V_c に対してオフセットを加えた電圧を蓄積コンデンサ電極電位 V_{sc} として駆動する方法により、明欠陥セルを目立たなくすることができる。

【0020】本実施例では、共通電位 V_c と蓄積コンデンサ電極電位 V_{sc} との関係を $V_c > V_{sc}$ すなわち負のオ*

* フェット電圧として説明したが、 $V_c < V_{sc}$ すなわち正のオフセット電圧としても液晶に印加される電圧 V_{1c} は、

$$V_{1c} = V_c - V_{sc} \quad \dots (1)$$

で示され、液晶に印加される電圧の絶対値は同じなので、欠陥セルの明るさを制御できて同様の効果が得られる。

【0021】さらに、表示画面の明るさによって欠陥セルの明るさを変化させる方法もある。すなわち、明るい画面ではオフセット電圧を低くして欠陥セルを比較的明るくして、暗い画面ではオフセット電圧を高くして欠陥セルを暗くする駆動方法である。

【0022】

【発明の効果】以上説明したように本発明の駆動方法によれば、蓄積コンデンサ部で短絡が発生した欠陥セルの明るさを任意に制御することにより表示上目立たなくすることができるので、実用上有効である。

【図面の簡単な説明】

【図1】本発明によるアクティブラミックス型液晶パネルの駆動波形図。

【図2】本発明によるアクティブラミックス型液晶パネルの他の駆動波形図。

【図3】従来のアクティブラミックス型液晶パネルの駆動波形図。

【図4】(a) 1表示セルの平面図。

(b) 1表示セルの断面図。

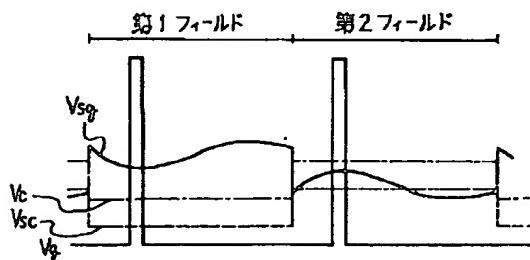
【図5】1表示セルの等価回路図。

【図6】液晶印加電圧を示す図。

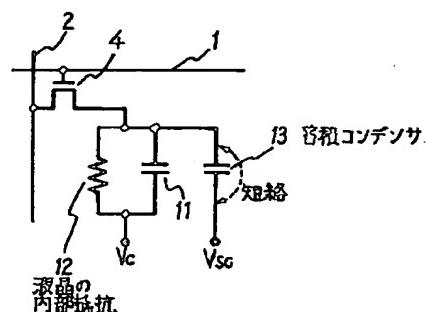
【符号の説明】

- | | |
|----|---------------|
| 1 | 走査線 |
| 2 | 信号線 |
| 3 | 表示電極 |
| 4 | 薄膜電界効果型トランジスタ |
| 5 | 蓄積コンデンサ下部電極 |
| 11 | 液晶コンデンサ |
| 13 | 蓄積コンデンサ |

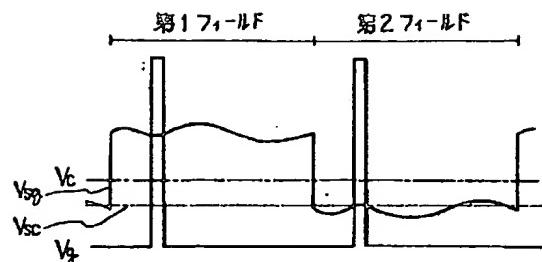
【図2】



【図5】

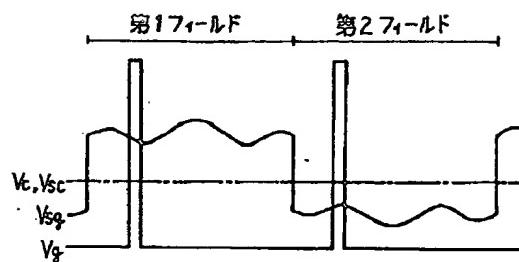


【図1】



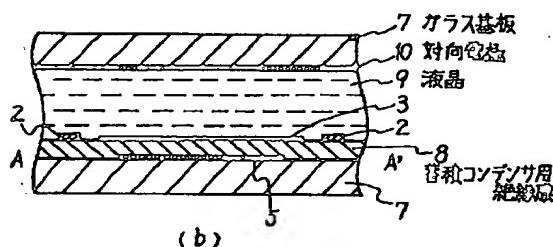
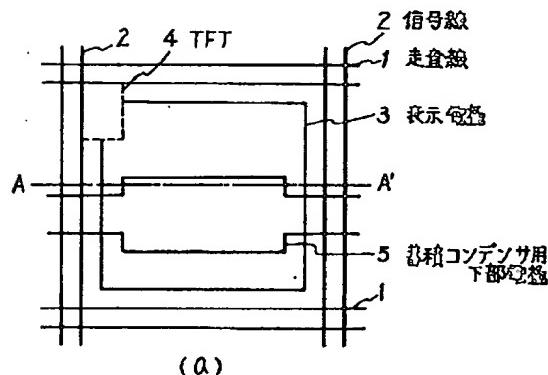
V_g : 走査パルス
 V_{sg} : 信号線電位
 V_c : 共通電位
 V_{sc} : 基板コンデンサ電位電位

【図3】



V_g : 走査パルス
 V_{sg} : 信号線電位
 V_c : 共通電位
 V_{sc} : 基板コンデンサ電位電位

【図4】



【図6】

